

УДК 004.724.2 + 004.272.43

 10.25209/2079-3316-2025-16-5-3-42

Групповые вычисления в неблокируемых системных сетях

Виктор Сергеевич **Подлазов** 

Институт проблем управления имени В. А. Трапезникова РАН, Москва, Россия

 podlazov@ipu.ru

Аннотация. Рассмотрены неблокируемые оптоэлектронные сети, в которых выполняются групповые операции над множеством чисел за время передачи одного числа. Рассмотрено выполнение групповых операций исполнительными фотонными блоками, размещенными при каждом абоненте сети, и представлена схематехника этих блоков. Исследована возможность выполнения групповых операции в циклических последовательностях узлов, задаваемых гамильтоновыми графами. Предложены процедуры построения этих циклических последовательностей и выполнения в них групповых операций. Рассмотрена возможность построения неблокируемой электронной системной сети на любое число абонентов. Предложен способ построения оптоэлектронной сети как тандемной сети, в которой оптоэлектронные переключатели управляются их аналогами из электронной сети. *(Здесь только русскоязычная часть оригинальной двуязычной статьи)*

Ключевые слова и фразы: неблокируемые системные сети, групповые операции, фотонные и оптоэлектронные переключатели и коммутаторы, гамильтоновы циклы узлов сети, тандемные неблокируемые сети

Для цитирования: Подлазов В. С. *Групповые вычисления в неблокируемых системных сетях* // Программные системы: теория и приложения. 2025. Т. 16. № 5(68). С. 3–42. https://psta.psir.ru/read/psta2025_5_3-42.pdf

Введение

В настоящее время развиваются вычислительные системы на основе системных сетей, в которых данные передаются вместе с командами, образуя spatial data flow структуры [1]. Их частным случаем являются системы с параллельной обработкой данных в процессе их передачи по сети, в которых выполняется групповая операция над множеством чисел во время передачи по общему каналу сети одного числа, являющегося результатом операции. Такие операции называются «Вычисления в общем канале» (ВОК) [2] и они могут выполняться в прямых каналах без буферизации промежуточных значений («на лету»). Простейшими примерами операций ВОК являются суммирование множества чисел из разных узлов или нахождение из них максимального числа.

Канал является общим, если абоненты могут параллельно вести передачу сигналов в него с их наложением, которое можно использовать для групповых вычислений. Общий канал является прямым, если в нем имеются только задержки распространения сигналов или их комбинационные задержки и отсутствуют какие-либо тактовые задержки. Операции ВОК можно выполнять в циклических последовательностях сетевых узлов, образующих гамильтоновы графы. При этом операции ВОК на непересекающихся графах могут выполняться параллельно.

При каждом узле сети необходимо иметь исполнительные блоки для разных операций ВОК. Их можно строить в элементной базе разветвителей оптических каналов в чисто фотонной реализации (без электронного управления блоками) [3]. Здесь предполагается, во-первых, что сетевые узлы имеют возможность передавать/принимать данные в/из исполнительных блоков оптическими сигналами, во-вторых, что исполнительные блоки работают только с этими оптическими сигналами. Исполнительные блоки позволяют выполнять арифметические и логические операции над числами, представленными оптическими сигналами, без использования специальных фотонных АЛУ.

Циклические последовательности узлов с прямыми каналами можно строить в неблокируемых системных сетях, которые являются бесконфликтными на произвольных перестановках пакетов между узлами. В элементной базе коммутаторов и разветвителей каналов (мультиплексоров/демультиплексоров) можно строить неблокируемые сети с прямыми каналами любого размера по числу абонентов сети [4, 5].

На основе вышеперечисленных свойств в работе ставится задача разработать методику построения неблокируемой системной сети, которая

обладает возможностью выполнения операций ВОК «на лету» на произвольном множестве узлов при фотонной реализации исполнительных блоков.

Для выполнения поставленной задачи потребовалось решить следующие частные задачи:

- (1) Выбор метода изменения значений разрядов в канале на основе их парафазного представления.
- (2) Выбор элементной базы для фотонных исполнительных блоков.
- (3) Разработка базовых элементов для фотонной реализации произвольных логических функций.
- (4) Выполнение синхронизации поразрядного наложения чисел в общем канале.
- (5) Разработка фотонных исполнительных блоков, которые выполняют операции ВОК с числами из разных сетевых узлов.
- (6) Разработка метода построения неблокируемой системной сети произвольного размера в элементной базе коммутаторов и разветвителей каналов заданного размера.
- (7) Разработка метода выполнения групповых операций в системной сети посредством формирования в ней гамильтоновых циклов сетевых узлов.
- (8) Разработка метода построения неблокируемой фотонной сети как части тандемной сети, в которой фотонные узлы находятся под управлением электронных узлов.

В разделе 1 рассматривается методика построения фотонных исполнительных блоков ВОК и предлагается схемотехника их реализации. В разделе 2 рассматривается методика построения неблокируемых системных сетей с прямыми каналами и образования в них гамильтоновых графов со способом встраивания в них исполнительных узлов ВОК. В разделе 3 рассматривается методика построений неблокируемых оптоэлектронных сетей на основе интерферометров Маха-Зандера, как базы для применения фотонных исполнительных блоков.

1. Распределенная арифметика на основе фотонных коммутаторов

Для выполнения операций ВОК логические переменные передаются по каналу в парафазном виде, т.е. по двум линиям 0 и 1. Значение 0 передается сигналом в линии 0 при отсутствии сигнала в линии 1, а значение 1 – сигналом в линии 1 при отсутствии сигнала в линии 0. Линии 0 и 1 проходят через конвертор-коммутатор C_i каждого i -го узла сети. Он выполняет унарную операцию O_i преобразования входной логической переменной x_i в выходную логическую переменную $y_i = O_i x_i$.

Операция O_i состоит из следующих преобразований: повторения $y_i = x_i$ (« $\Rightarrow$ »), отрицания $y_i = \neg x_i$ (« $\neg$ »), перевода в значение $y_i = 0$ (« 0 ») и перевода в значение $y_i = 1$ (« 1 »).

Конвертор используется в четырёх фиксированных состояниях, для которых операция O_i считается выполненной. Каждое из них задается некоторой конфигурацией пары отрезков волоконных линий связи, задаваемых значением парафазной управляющей переменной u_i .

На рисунке 1 представлена схемы использования таких пар конверторов для реализации некоторых логических функций на фотонных демульти-

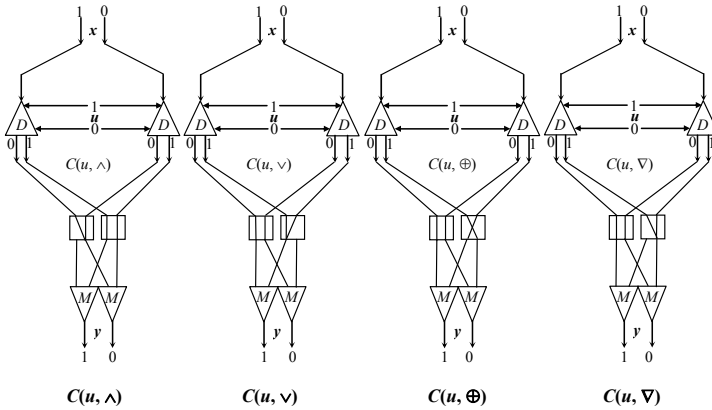


Рисунок 1. Схемная реализация логических функций из таблицы 1 для парафазных переменных

плексорах (D) и мультиплексах (M) для парафазных переменных x , u и y .

Для этих схем в дальнейшем используются обозначения, приведенные на рисунке 1 снизу.

Таблица 1. Логические функции по состояниям конвертора для сумматора

Функция «И»				Функция «ИЛИ»				«Сложение по mod2»				«Начальный запуск»			
$\& = \wedge$				$\vee = \vee$				$\oplus = \oplus$				$\nabla = \nabla$			
x	u	O	y	x	u	O	y	x	u	O	y	x	u	O	y
0	0	«0»	0	0	0	« $\Rightarrow$ »	0	0	0	« $\Rightarrow$ »	0	0	0	« $\Rightarrow$ »	0
0	1	« $\Rightarrow$ »	0	0	1	«1»	1	0	1	« $\neg$ »	1	0	1	«0»	0
1	0	«0»	0	1	0	« $\Rightarrow$ »	1	1	0	« $\Rightarrow$ »	1	1	0	« $\Rightarrow$ »	1
1	1	« $\Rightarrow$ »	1	1	1	«1»	1	1	1	« $\neg$ »	0	1	1	«0»	0

На рисунке 1 используются фотонные 1×2 демультиплексор D и 2×1 мультиплексор M , собираемые из нескольких слоев пленок метаматериалов с электрооптическими или магнитооптическими свойствами

[6, 7]. Особенность их применения состоит в том, что для управления коммутацией используется оптический сигнал. В демультиплексоре они преобразуются в два внутренних электрических или магнитных управляющих сигнала, которые подаются на управляющий слой, который задает два направления распространения информационного сигнала, поступившего на его оптический вход. В результате входной оптический сигнал направляется на один из двух оптических выходов.

В работе используется одна управляющая парафазная переменная, поэтому можно использовать другие однослойные устройства на два выхода (демультиплексор) или входа (мультиплексор), например, плёнки арсенида галлия [8]. Они позволяют строить фотонные логические элементы, управляемые светом напрямую.

В таблице 1 приводятся таблицы истинности логических операций, используемых в схемах на рисунке 1. Видно, что каждая операция $\aleph$ задается только парой состояний конвертора C_i , которые выбираются по значению переменной u_i . Как результат, на паре конверторов можно выполнить бинарную операцию $y_i = x_i \aleph u_i$ – любую из 16 логических операций.

На рисунке 2 представлена также схемная реализация для парафазных переменных мультиплексора (M_u) и демультиплексора (D_u), управляемых переменной u .

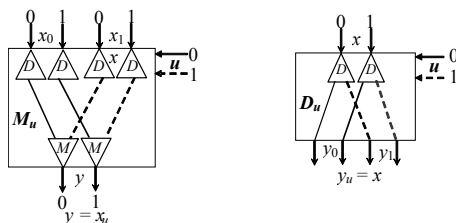


Рисунок 2. Схемная реализация мультиплексора и демультиплексора для парафазных переменных

При последовательном размещении узлов можно за время передачи по общему каналу одного числа образовать в нем сумму размещенных по узлам чисел или выделить из них максимальное число. Для этого числа передаются как двоичные числа последовательно по разрядам. Для суммирования они передаются младшими разрядами вперед, а для нахождения максимума – старшими разрядами.

В неблокируемых системных сетях всегда существуют циклические последовательности узлов в виде гамильтоновых графов, в каждом из которых существует путь, проходящий через каждый узел ровно один раз. Это свойство является прямым следствием свойств неблокируемых сетей, обеспечивающих бесконфликтную маршрутизацию на произвольных перестановках пакетов данных. Использование гамильтоновых циклов

позволяет гарантировать бесконфликтную передачу данных и вложить в них линейные последовательности фотонных блоков, реализующих групповые операции ВОК. При этом удастся задать все источники и приемники данных.

В каждом цикле узлов выделяется исходный первый узел, с которого начинается их построение (см. следующий раздел), и который выдает команду выполняемой операции. Эта команда последовательно синхронизирует для всех узлов начало выполнения распределенной операции r . При каждом узле имеется набор исполнительных блоков $U(r)$, настроенных на выполнение отдельных операций. Команда операции выбирает конкретный исполнительный блок. Каждый исполнительный блок состоит из схем, выполняющих необходимые логические операции в определенной последовательности, заданной их межсоединениями.

На рисунке 3 представлены блоки $U_2(1)$ и $U_N(1)$ при втором и N -м узлах циклической последовательности, выполняющих операцию суммирования N чисел.

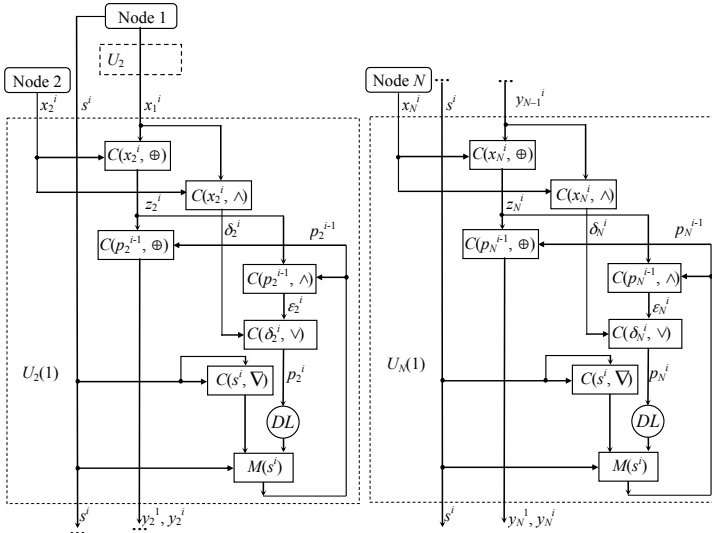


Рисунок 3. N-узеловой распределенный сумматор

Исходный первый узел сети не использует свой блок $U_1(1)$. Он выдает по парафазной линии значений слот X_1 , содержащий двоичное многоразрядное число, начиная с младших разрядов, а по парафазной синхролинии – слот S той же разрядности. В слоте X_1 разряды передаются переменными x_1^i , а в слоте S – переменными s^i , где i – это номер разряда. Первый разряд слота S имеет значение 1 ($s^1 = 1$), а остальные его

разряды – значения 0 ($s^i = 0$ при $i > 1$). Точки на линиях обозначают узлы разделения световых сигналов посредством ветвления оптических линий. Блок $U_2(1)$ распределенного сумматора подсоединяется к первому и второму сетевым узлам.

Схемы на рисунке 3 получены на основе известной схемы одно-разрядного сумматора [9], к которой добавлена схема формирования нулевого значения переноса из предыдущего разряда для первого разряда и схема переноса значения в следующий разряд через линию задержки DL длительности в один такт.

На входы $U_2(1)$ подаются синхронно по разрядам слот S и слоты X_1 и X_2 , а на выходе образуется слот Y_2 , содержащий сумму чисел из слотов X_1 и X_2 . В этом блоке на конверторе $C(x_2^i, \oplus)$ складываются по модулю 2 значения переменных x_1^i и x_2^i , образуя промежуточный результат в виде переменной z_2^i . Последняя переменная вместе с переносом из предыдущего разряда p_2^{i-1} на конверторе $C(p_2^{i-1}, \oplus)$ образует выходную переменную y_2^i данного разряда (такта).

На конверторе $C(x_2^i, \wedge)$ из переменных x_1^i и x_2^i образуется промежуточная переменная δ_2^i , которая дальше используется на конверторе $C(\delta_2^i, \wedge)$ для образования значения переноса p_2^i в следующий разряд. Последний разряд, в свою очередь, образуется из промежуточной переменной ε_2^i , полученной на конверторе $C(p_2^{i-1}, \wedge)$ из результата z_2^i и переноса из предыдущего разряда (такта) p_2^{i-1} .

Схема $C(s^i, \nabla)$ образует значение переноса из предыдущего такта для первого разряда (такта). Через мультиплексор $M(s^i)$ пропускаются значение переноса в первом и других тактах.

Любой k -й узел сети ($2 < k \leq N$) передает в свой блок $U_k(1)$ слот X_k , содержащий значения переменных x_k^i для каждого разряда, на другой вход которого поступает слот Y_{k-1} , содержащий выходные разряды y_{k-1}^i из блока $U_{k-1}(1)$. Кроме того, в этот блок поступает слот S , прошедший через исполнительный блок предыдущего узла.

На рисунке 4 представлена временная диаграмма работы блока $U_2(1)$ в первых двух разрядах с использованием следующих обозначений. Период разряда задается как T , длительность активных сигналов в нем – как T_0 , а время настройки конвертора или мультиплексора по управляющей переменной u – как τ . Видно, что выходная переменная y_2^i во всех разрядах появляется с задержкой на 2τ и задается сигналами длительности $T_0 - 2\tau$.

На рисунке 4 (слева и справа) представлена временная диаграмма работы блоков $U_2(1)$ и $U_k(1)$ распределенного сумматора и в тех же обозначениях. Следует отметить, что правая диаграмма справедлива для любого блока $U_k(1)$ при $k > 2$. Это означает, что выходная переменная y_k^i появляется с задержкой на 2τ относительно начала синхросигналов s^i при любых k и i , т.е. при любом числе узлов и во всех разрядах чисел и

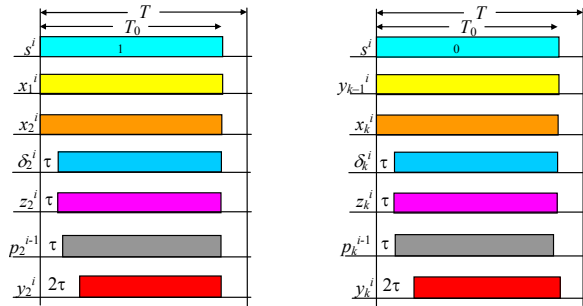
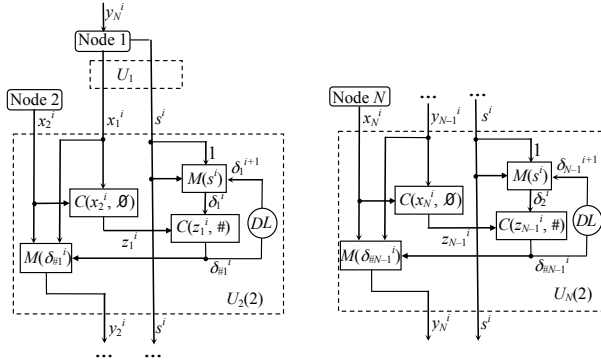


Рисунок 4. Временная диаграмма распределенного сумматора

задается сигналами длительности $T_0 - 2\tau$.

Наряду с рассмотренной выше операцией ВОК «суммирование» первый узел может задавать и операцию «максимизация», по которой находится наибольшее число из чисел, размещенных в узлах сети. По этой команде от исходного узла при каждом следующем узле выбирается исполнительный блок $U_k(2)$ – «максимизатор», выполняющий эту операцию, схема которого представлена на рисунке 5.

Рисунок 5. N -узеловой распределенный «максимизатор»

В блоках $U_k(2)$ дополнительно используются схемы, которые выполняют логические функции, представленные в таблице 2.

Первый узел сети выдает по парафазной линии значений в блок $U_2(2)$ слот X_1 , содержащий двоичное многоразрядное число, начиная со старших разрядов, а по парафазной синхролинии – слот S той же разрядности. В слоте X_1 разряды передается переменными x_1^i , а в слоте S – переменными s^i , где i – это номер разряда. Первый разряд слота S имеет значение 1 ($s^1 = 1$), а остальные его разряды – значения 0 ($s^i = 0$ при $i > 1$).

Любой другой узел сети $1 < k \leq N$ передает по линии значений в свой блок $U_k(2)$ слот X_k , содержащий значения переменных x_k^i для каждого

Таблица 2. Логические функции по состояниям конвертора для «максимизатора»

Логическая функция «Переключение» для блока $U_k(2)(k \geq 2)$				Логическая функция «Повторение» для блока $U_k(2)(k \geq 2)$			
$\mathbb{N} = \emptyset$				$\mathbb{N} = \# = \wedge$			
x_{k-1}	x_k	O	z_{k-1}	z_{k-1}	δ_{k-1}	O	$\delta_{\#(k-1)}$
0	0	«1»	1	0	0	«0»	0
0	1	«=»	0	0	1	«=»	0
1	0	«1»	1	1	0	«0»	0
1	1	«=»	1	1	1	«=»	1

разряда. Кроме того, в этот блок поступает слот S , прошедший через исполнительный блок предыдущего узла.

На рисунке 5 (слева) представлена схема блока $U_2(2)$, подсоединяемого к первому и второму сетевым узлам распределенного «максимизатора». Точки на линиях обозначают узлы разделения световых сигналов посредством ветвления оптических линий. Проблема ослабления оптических сигналов может быть решена посредством использования фотонных усилителей на выходе блоков $U_k(2)$ [10].

Переменная δ_1^i должна находиться в значении $\delta_1^i = 1$ для всех разрядов $i < j$, для которых $x_1^i \geq x_2^i$, и находиться в значении $\delta_1^i = 0$ для всех разрядов $i > j$ после разряда j , для которого $x_1^j < x_2^j$. Такую последовательность значений δ_1 формируют конверторы $C(x_2^i, \emptyset)$ и $C(z_1^i, \#)$ совместно с мультиплексором $M(s^i)$ и линией задержки DL на один разряд.

Первый конвертор по значениям переменных x_1^i и x_2^i формирует значение промежуточной переменной z_1^i , реализуя логическую функцию «Переключение» по таблице 2 при $k \geq 2$. Второй конвертор формирует значение переменной $\delta_{\#1}^i$, реализуя логическую функцию «Повторение» по таблице 2 при $k \geq 2$. Мультиплексор $M(s^i)$ и линия задержки DL образуют значения переменной $\delta_1^{i+1} = \delta_{\#1}^i$ для следующего разряда.

Для тех разрядов $j < j$, для которых сохраняется значение $\delta_1^i = 1$, через мультиплексор $M(\delta_{\#1}^i)$ формируется значение выходной переменной $y_2^i = x_1^i$. Однако, для тех разрядов $j > j$, для которых сохраняется значение $\delta_1^i = 0$, через мультиплексор $M(\delta_{\#1}^i)$ формируется значение выходной переменной $y_2^i = x_2^i$. При этом для разряда j формируется значение $y_2^j = x_2^j = 1$.

На рисунке 5 (справа) приводится схема блока, $U_k(2)$, которая при $k > 1$ повторяет схему блока $U_2(2)$ с заменой x_1 на y_{k-1} и индекса 2 на индекс k .

На рисунке 6 приводится временная диаграмма формирования разных переменных для разрядов j и $j + 1$, где τ обозначает время настройки конверторов и мультиплексора, а T и T_0 – длительности разряда и

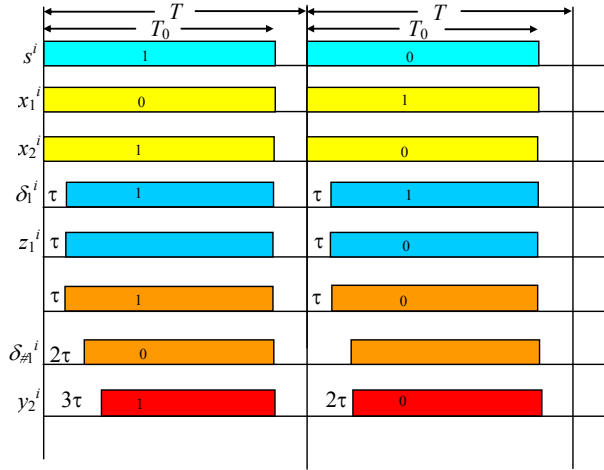


Рисунок 6. Временная диаграмма двухузловой «максимизатора» для j -го разряда

активного сигнала в нем.

Видно, что активный сигнал укорачивается на время не большее 3τ , которое не зависит от значения j . В заключение раздела 1 необходимо отметить, что распределенные фотонные сумматор и «максимизатор» могут быть легко выполнены в электронной элементной базе с заменой линии задержки DL на одноразрядный сдвиговой регистр.

2. Гамильтоновы циклы в неблокируемых системных сетях

В разделе 2 представляются неблокируемые системные сети как коммутаторы с наибольшим быстродействием и большой сложности.

На рисунках 7–9 представлены основания для построения неблокируемых самомаршрутизируемых распределенных коммутаторов.

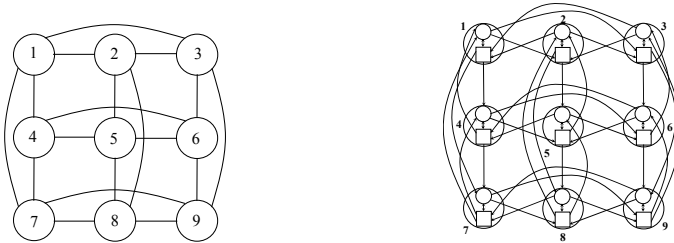
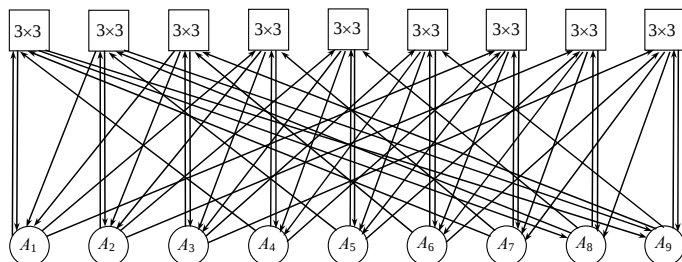
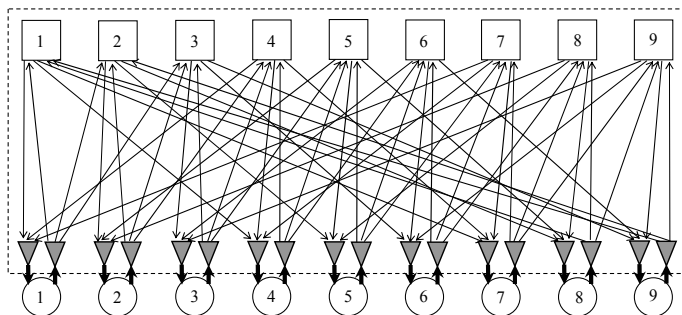


Рисунок 7. двумерный троичный гиперкуб при $m = 3$ как граф (слева) и оргграф (справа)

Сначала (рисунок 7 слева) это двумерный m -ичный гиперкуб как граф. Если в его узлах различать процессоры и коммутаторы, то он имеет форму

Рисунок 8. Квазиполный орграф при $m = 3$ Рисунок 9. Коммутатор $K_1(9, 3)$ с топологией квазиполного орграфа

орграфа (рисунок 7 справа), который может быть представлен в двудольной форме как квазиполный орграф (рисунок 8). Он может строиться в элементной базе из $m \times m$ -коммутаторов K_0 , $1 \times m$ -демультиплексоров и $m \times 1$ -мультиплексоров (рисунок 9) и образовать распределенный коммутатор $K_1(N_1, m)$, который является самомаршрутизируемым и неблокируемым коммутатором на произвольных перестановках для $N_1 = m^2$ абонентов [4, 5].

Соединения в коммутаторе $K_1(9, 3)$ задаются разными таблицами инцидентности для дуг от абонентов и дуг к абонентам (таблица 3). Они

Таблица 3. Таблица инцидентности для квазиполного орграфа при $m = 3$

Коммутаторы	Дуги от абонентов			Дуги к абонентам		
1	1	2	3	1	4	7
2	1	2	3	2	5	8
3	1	2	3	3	6	9
4	4	5	6	1	4	7
5	4	5	6	2	5	8
6	4	5	6	3	6	9
7	7	8	9	1	4	7
8	7	8	9	2	5	8
9	7	8	9	3	6	9

существуют для любых коммутаторов $K_1(N_1, m)$ (таблица 4) [4, 5].

Таблица 4. Таблица инцидентности для квазиполного орграфа при произвольном m

Коммутаторы	Каналы от абонентов				Каналы к абонентам			
1	1	2	...	m	1	$1+m$	...	$1+m(m-1)$
2	1	2	...	m	2	$2+m$	...	$2+m(m-1)$
...	1	2	...	m	...	...	...	...
m	1	2	...	m	m	$m+m$	...	$m+m(m-1)$
$m+1$	$m+1$	$m+2$	...	$m+m$	1	$1+m$	...	$1+m(m-1)$
$m+2$	$m+1$	$m+2$	...	$m+m$	2	$2+m$	...	$2+m(m-1)$
...	$m+1$	$m+2$	...	$m+m$	...	...	...	...
$m+m$	$m+1$	$m+2$	...	$m+m$	m	$m+m$	...	$m+m(m-1)$
...	...	...	...	...	...	...	...	...
m^2-m+1	m_2-m+1	m_2-m+2	...	m_2	1	$1+m$	...	$1+m(m-1)$
...	m^2-m+1	m_2-m+2	...	m_2	2	$2+m$	...	$2+m(m-1)$
m^2-1	m_2-m+1	m_2-m+2	...	m_2	...	...	...	...
m^2	m_2-m+1	m_2-m+2	...	m_2	m	$m+m$	...	$m+m(m-1)$

Маршрутизация в коммутаторе $K_1(N_1, m)$ осуществляется методом червоточкины – по номерам выходных портов демультиплексора и коммутатора.

Существует [11] метод внутреннего масштабирования, который позволяет строить из неблокируемых коммутаторов $K_i(N_i, m)$ неблокируемый коммутатор $K_{i+1}(N_i + 1, m)$ с $N_{i+1} = m^{i+1}$. Коммутатор $K_{i+1}(N_i + 1, m)$ строится из N_1 коммутаторов $K_i(N_i, m)$ и слоя из N_{i+1} демультиплексоров $1 \times m$ и мультиплексоров $m \times 1$. Каждый коммутатор $K_i(N_i, m)$ разбивается на доли по m портов, и в каждой доле по всем коммутаторам строится отдельный коммутатор $K_i(N_i, m)$ с исходной нумерацией в каждой доле и сквозной нумерацией по всем долям.

В таблице 5 приводится пример построения таблицы инцидентности коммутатора $K_2(27, 3)$ из таблиц инцидентности коммутаторов $K_1(9, 3)$.

Таблица 5. Таблица инцидентности для неблокируемого коммутатора $K_2(27, 3)$

$K_1(9, 3)$	От абонентов									К абонентам								
1	1	2	3	10	11	12	19	20	21	1	4	7	10	13	16	19	22	25
2	1	2	3	10	11	12	19	20	21	2	5	8	11	14	17	20	23	26
3	1	2	3	10	11	12	19	20	21	3	6	9	12	15	18	21	24	27
4	4	5	6	13	14	15	22	23	24	1	4	7	10	13	16	19	22	25
5	4	5	6	13	14	15	22	23	24	2	5	8	11	14	17	20	23	26
6	4	5	6	13	14	15	22	23	24	3	6	9	12	15	18	21	24	27
7	7	8	9	16	17	18	25	26	27	1	4	7	10	13	16	19	22	25
8	7	8	9	16	17	18	25	26	27	2	5	8	11	14	17	20	23	26
9	7	8	9	16	17	18	25	26	27	3	6	9	12	15	18	21	24	27

Построение соединений в коммутаторе $K_{i+1}(N_{i+1}, m)$ осуществляется следующим образом. По номерам источника и приемника в таблице инцидентности ищется коммутатор $K_i(N_i, m)$, в который входят оба номера: от источника и к приемнику. Соединение между абонентами прокладывается через выбранный коммутатор. Например, в таблице 5 источник 2 и приемник 23 соединяются через коммутатор с номером 2.

Маршрутизация в коммутаторе $K_i(N_i, m)$ осуществляется по-прежнему методом червоточины — по номерам выходных портов демультимплексоров от источников и далее по номерам портов в коммутаторах $K_{i-1}(N_{i-1}, m)$.

Коммутатор $K_1(N_1, m)$ имеет сложность S_1 , выражаемую в числе точек коммутации по формуле (1). Число каналов в нем $L_1 = 2N_1^{\frac{3}{2}}$ существенно меньше, чем в полном графе:

$$(1) \quad \begin{aligned} S_1 &= 2(m^4 + m^3) = 2(N_1^2 + N_1^{\frac{3}{2}}) \\ L_1 &= 2m^3 = 2N_1^{\frac{3}{2}}. \end{aligned}$$

Сложность и число каналов коммутатора $K_i(N_i, m)$ задаются следующими рекуррентными соотношениями $S_i = S_{i-1}N_1 + 2mN_i$ и $L_i = L_{i-1}N_1 + 2mN_i$. В результате их разрешения получаем значения сложности и числа каналов, задаваемые формулами (2)

$$(2) \quad \begin{aligned} S_i &= 2 \sum_{k=i+2}^{2(i+1)} m^k = 2 \sum_{k=i+2}^{2(i+1)} N_i^{\frac{k}{i+1}} \\ L_i &= 2 \sum_{k=i+2}^{2i+1} m^k = 2 \sum_{k=i+2}^{2i+1} N_i^{\frac{k}{i+1}}. \end{aligned}$$

В неблокируемых коммутаторах $K_i(N_i, m)$ можно строить непересекающиеся циклические последовательности абонентов (гамильтоновы графы), связанных прямыми каналами, в которых полностью определены узлы с исходными данными и полученным результатом. Они создаются последовательной передачей исходными узлами пакетов адресов промежуточных приемников (в виде цугов номеров выходных портов) с фиксацией проложенных соединений.

Для примера в таблице 6 приводится таблица инцидентности коммутатора $K_2(8, 2)$, а на рисунке 10 приводится его схема с двумя непересекающимися последовательностями абонентов. На схеме цветом выделены соединения для последовательностей 1-6-3-8-1 и 7-2-5-4-7, с исходными абонентами 1 и 7, которые их и создают. Эти последовательности являются бесконфликтными по каналам, и передачи в них могут осуществляться независимо и параллельно.

Между каждым абонентом и его разветвителями каналов можно вставить исполнительный блок U операции ВОК из раздела 1 в электронном исполнении (рисунок 11). В результате получится системная сеть,

ТАБЛИЦА 6. Таблица инцидентности для неблокируемого коммутатора $K_2(8, 2)$, получаемого из коммутатора $K_1(4, 2)$

$K_1(4, 2)$	От источника				К приемнику			
1	1	2	5	6	3	5	7	10
2	1	2	5	6	4	6	8	20
3	4	7	8	3	7	5	3	30
4	3	4	7	8	2	8	6	40

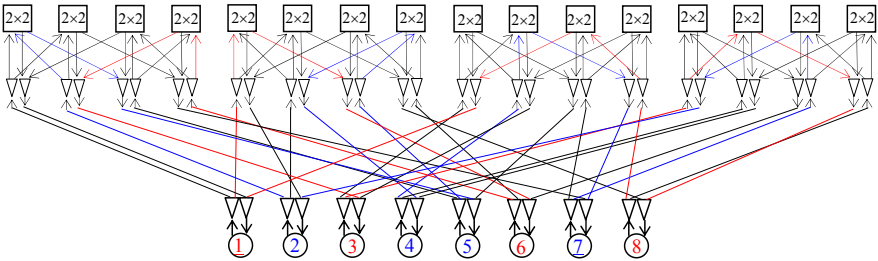
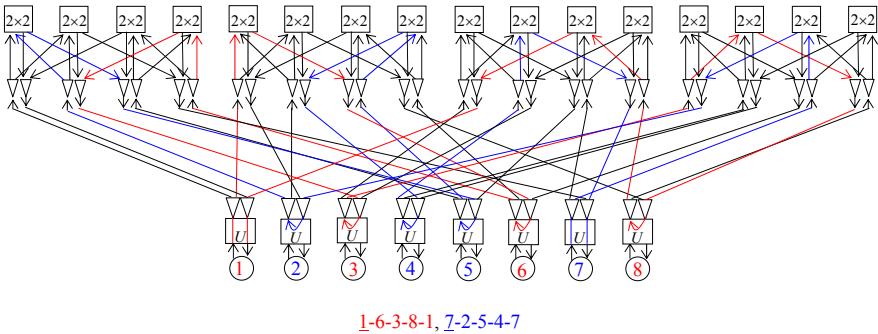


РИСУНОК 10. Коммутатор $K_2(8, 2)$ с циклическими последовательностями 1-6-3-8-1 и 7-2-5-4-7

в циклических последовательностях узлов которой можно независимо выполнять разные операции ВОК. При этом исходные узлы не только строят эти циклические последовательности, задают в них конкретные операции, но и синхронизируют их исполнение (см. раздел 1).



1-6-3-8-1, 7-2-5-4-7

РИСУНОК 11. Коммутатор $K_2(8, 2)$ с исполнительными узлами для операций ВОК

Сравним время выполнения групповой операции суммирования чисел, размещенных в N узлах сетей, которые аналогичны сетям на рисунке 10 и рисунок 11.

В первой сети суммирование осуществляется шагами по двоичному дереву. На 1-ом шагу производится параллельное суммирование пар исходных чисел в соседних узлах с образованием $N/2$ промежуточных сумм 1-го шага. На i -ом шагу ($1 < i \leq \log_2 N$) производится параллельное суммирование промежуточных сумм $(i - 1)$ -го шага.

Обозначим время передачи числа в сеть как $T_{\text{ч}}$, среднее время передачи числа по сети в соседний узел как τ , а время суммирования в узле как δ . Тогда время суммирования в среднем задается выражением:

$$\sigma = (T_{\text{ч}} + \delta) \log_2 N + \tau(1 + 2 + \dots + N/2) + \tau = (T_{\text{ч}} + \delta) \log_2 N + \tau N.$$

Время образования гамильтонова цикла узлов задается как

$$\omega = N(\tau + T_{\text{а}}) + T_{\text{к}},$$

где $T_{\text{а}}$ это время передачи адреса в сеть, а $T_{\text{к}}$ – время передачи кода исполняемой операции. Тогда полное время операции суммирования выражается как

$$\Sigma = \sigma + \omega = (T_{\text{ч}} + \delta) \log_2 N + 2\tau N + NT_{\text{а}} + T_{\text{к}}.$$

Во второй сети время суммирования как операции ВОК задается выражением:

$$\theta = N\tau + NT_{\text{а}} + T_{\text{к}} + T_{\text{ч}}.$$

В нем уже учтено время формирования гамильтонова цикла узлов. Дело в том, что операция ВОК выполняется на заднем фронте передачи кода операции сразу после передачи адресного пакета формирования гамильтонова цикла, и не требует дополнительного времени передачи по сети τ .

Видно, что $\Sigma > 2\theta$. При этом нужно учитывать, что первая операция выполняется с программным управлением ее шагов, а вторая операция выполняется полностью аппаратно, что еще более усиливает приведенное неравенство.

3. Неблокируемые системные сети из оптоэлектронных переключателей на базе интерферометров Маха-Зандера

Оптическую сеть для ВОК можно построить из оптоэлектронных переключателей на базе интерферометров Маха-Зандера (MZI) [12, 13]. Обычный 2×2 -переключатель MZI на основе электрооптических свойств (пассивная структура EO-MZI) состоит из двух интерферометрических плеч равной длины, соединенных между двумя ответвителями, как показано на рисунке 12.

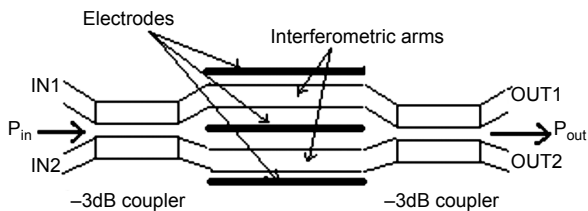


Рисунок 12. Общая схема переключателя EO-MZI

Его работу можно понять следующим образом: первый ответвитель используется для равномерного разделения света на две части, которые при прохождении через интерферометрические плечи испытывают чистое изменение фазы на $2\Delta\phi$. Эта разность фаз обусловлена эффектом «тяги-толкай», вызванным полем, приложенным в противоположных направлениях через волноводы под электродами.

Как было замечено, с этой структурой выходная интенсивность является периодической с минимумами и максимумами, возникающими при нечетных и четных целых кратных приложенного напряжения. Поэтому свет может быть получен на выходных портах посредством явлений конструктивной или деструктивной интерференции. При соответствующем накоплении разности фаз между двумя плечами приводит к появлению рекомбинированного света в одном из выходных плеч, т.е. реализуется функция оптического демультиплексора 1×2 .

Из таких переключателей можно собрать оптоэлектронный коммутатор 4×4 [13], в котором передача данных через коммутатор ведется оптическими сигналами, а управление коммутатором осуществляется узлом сети электронным образом. В настоящее время быстродействие таких переключателей доходит до 100 Гбит/сек [14] и они имеют достаточно высокую плотность упаковки [15].

Неблокируемую оптическую сеть можно создать на основе тандемных коммутирующих устройств, состоящих из аналогичных электронных и оптоэлектронных компонент. Первые участвуют в прокладке и фиксации маршрутов, и задают конфигурацию вторых. Тандемные коммутирующие устройства должны иметь идентичную конфигурацию и работать в режиме master (электроника)-slave (оптика).

Таким образом создается тандемная неблокируемая сеть, состоящая из копий электронной и оптоэлектронной сетей. На входах/выходах второй сети можно разместить фотонные исполнительные узлы (раздел 1) для выполнения операций ВОК с большим быстродействием и с большей помехозащищенностью.

Заключение

Рассмотрена методика и схемотехника построения неблокируемых системных сетей, обеспечивающих выполнение групповых операций в гамильтоновых циклах сетевых узлов. Групповые операции выполняются как операции вычислений в общем канале (ВОК) с наибольшим быстродействием. Системные сети могут иметь электронную и оптоэлектронную (тандемную) реализацию. Исполнительные блоки выполнения операций ВОК могут иметь как электронную, так и фотонную реализацию.

Необходимо отметить, что чисто фотонная реализация исполнительных блоков является одной из четырех новаций данной работы. Второй новацией является способ внутреннего масштабирования неблокируемых системных сетей с орграфовой структурой. Третьей новацией является способ встраивания схем выполнения групповых операций в неблокируемую системную сеть посредством использования гамильтоновых циклов. Наконец, новацией является тандемный способ организации оптоэлектронной неблокируемой сети.

Список использованных источников

- [1] Абрамов С. М., Степаненко С. А. *О подходах к разработке программного обеспечения для фотонной вычислительной машины*, Национальный Суперкомпьютерный Форум (НСКФ-2023) (Россия, Переславль-Залесский, ИПС имени А.К. Айламазяна РАН, 28 ноября–01 декабря 2023 года).  ²³
- [2] Прангишвили И.В., Подлазов В.С., Стецюра Г.Г. *Локальные микропроцессорные вычислительные сети*, Глава шестая.— М.: Наука.— 1984.— 175 с.

↑₂₃

- [3] Подлазов В.С. *Распределенная арифметика в общем канале на основе фотонных коммутаторов* // Труды 14-го Всероссийского совещания по проблемам управления (ВСПУ-2024), М.: ИПУ РАН.– 2024.– ISBN 978-5-91450-276-5.– С. 2541–2546. ✨ ↑₂₃
- [4] Подлазов В. С. *Самомаршрутизируемая неблокируемая системная сеть с прямыми каналами: сложность и быстрдействие* // Программные системы: теория и приложения.– 2022.– Т. **13**.– № 4 (55).– С. 47–76. doi URL ↑₂₃, 32
- [5] Подлазов В. С. *Разные неблокируемые самомаршрутизируемые системные сети с прямыми каналами* // Программные системы: теория и приложения.– 2023.– Т. **14**.– № 3 (58).– С. 115–138. doi URL ↑₂₃, 32
- [6] Vytovtov K., Barabanova E., Zouhdi S. *Optical switching cell based on metamaterials and ferrite films* // 2018 12th International Congress on Artificial Materials for Novel Wave Phenomena (Metamaterials) (Espoo, Finland, 27 August 2018–01 September 2018).– IEEE.– 2018.– ISBN 1-5386-4702-8.– Pp. 424–426. doi ↑₂₆
- [7] Barabanova E. A., Vytovtov K. A., Nguyen T. T. *The control system elements of the new generation optical switching cell* // Journal of Physics: Conference Series.– 2019.– Vol. **1368**.– No. 2.– id. 022002.– 10 pp. doi ↑₂₆
- [8] Shcherbakov M. R., Sheng L., Zubyuk V. V., Vaskin A., Vabishchevich P. P., Keeler G., Pertsch T., Dolgova T. V., Staude I., Brener I., Fedyanin A. A. *Ultrafast all-optical tuning of direct-gap semiconductor metasurfaces* // Nature Communications.– Vol. **8**.– id. 17.– 6 pp. doi ↑₂₆
- [9] Беликов Д. А., Каминская Е. В. *Информатика. Основы алгебры высказываний, Учебно-методический комплекс*.– Томск: ТГУ.– 2011. URL ↑₂₈
- [10] Roelkens G., Raz O., Green W. M. J., Assefa S., Tassaert M., Keyvaninia S., Vandoorne K., Van Thourhout D., Baets R., Vlasov Y. *Towards a low-power nanophotonic semiconductor amplifier heterogeneously integrated with SOI waveguides* // 7th IEEE International Conference on Group IV Photonics (Beijing, China, 01–03 September 2010).– IEEE.– 2010.– ISBN 9781424463466.– Pp. 16–18. doi ↑₃₀
- [11] Каравай М. Ф., Подлазов В. С. *Метод инвариантного расширения системных сетей многопроцессорных вычислительных систем. Идеальная системная сеть* // Автомат. и телемех.– 2010.– № 12.– С. 166–177. % ↑₃₅
- [12] Stanley A. I., Singh G., Eke J., Tsuda H. *Mach-Zehnder interferometer: A review of a perfect all optical switching structure* // Proceedings of the International Conference on Recent Cognizance in Wireless Communication & Image Processing, New Delhi: Springer.– 2015.– ISBN 978-81-322-2638-3.– Pp. 415–426. doi ↑₃₉
- [13] Singh G., Yadav R. P., Janyani V. *Modeling of a high performance Mach-Zehnder interferometer all optical switch* // Optica Applicata.– 2012.– Vol. **42**.– No. 3.– Pp. 613–625. doi ↑₃₉

- [14] Green W. M. J., Yang M., Assefa S., Van Campenhout J., Lee B. G., Jahnes C. V., Doany F. E., Schow C. L., Kash J. A., Vlasov Y. A. *Silicon electro-optic 4×4 non-blocking switch array for on-chip photonic networks* // *Proceedings Optical Fiber Communication Conference/National Fiber Optic Engineers Conference 2011* (Los Angeles, California, United States, 6–10 March 2011). – Optica Publishing Group. – 2011. – ISBN 978-1-55752-906-0. – id. OThM1.  ^{↑39}
- [15] Yen T.-H., Hung Y.-J. *Fabrication-insensitive CWDM (de)multiplexer based on cascaded Mach-Zehnder interferometers on silicon-on-insulator* // *Journal of Lightwave Technology*. – 2020. – Vol. **39**. – No. 1. – Pp. 146–153.  ^{↑39}
- [16] Gui Y., Nouri B. M., Miscuglio M., Amin R., Wang H., Khurgin J. B., Dalir H., Sorger V. J. *100 GHz micrometer-compact broadband monolithic ITO Mach-Zehnder interferometer modulator enabling 3500 times higher packing density* // *Nanophotonics*. – 2022. – Vol. **11**. – No. 17. – Pp. 4001–4009.  [↑]

Поступила в редакцию 24.03.2025;
одобрена после рецензирования 17.04.2025;
принята к публикации 17.04.2025;
опубликована онлайн 24.09.2025.

Рекомендовал к публикации

к.ф.-м.н. С. А. Романенко

Информация об авторе:



Виктор Сергеевич Подлазов

Д. т. н., гл. н. с. Института проблем управления им. В. А. Трапезникова РАН. Научные интересы: архитектуры интерконнекта и маршрутизация в суперкомпьютерных системах



0000-0002-9175-1138

e-mail: podlazov@ipu.ru
podlazov@gmail.com

Декларация об отсутствии личной заинтересованности: *благополучие автора не зависит от результатов исследования.*